日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 Date of Application:

2003年 5月14日

出 願 番 号 Application Number:

特願2003-135268

[ST. 10/C]:

[JP2003-135268]

出 願 人
Applicant(s):

株式会社日立製作所

,,,,,

2003年10月27日

特許庁長官 Commissioner, Japan Patent Office 今井康



【書類名】 特許願

【整理番号】 H03007011A

【あて先】 特許庁長官 殿

【国際特許分類】 G09G 3/22

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目1番1号 株式会社日立製

作所日立研究所内

【氏名】 楠 敏明

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目1番1号 株式会社日立製

作所日立研究所内

【氏名】 佐川 雅一

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目1番1号 株式会社日立製

作所日立研究所内

【氏名】 鈴木 睦三

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社 日立製作所

【代理人】

【識別番号】 100075096

【弁理士】

【氏名又は名称】 作田 康夫

【電話番号】 03-3212-1111

【手数料の表示】

【予納台帳番号】 013088

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【プルーフの要否】

要

【書類名】

明細書

【発明の名称】 画像表示装置

【特許請求の範囲】

【請求項1】

下部電極と上部電極、その間に挟持される電子加速層を有し、該下部電極と該 上部電極間に電圧を印加することで上記上部電極側より電子を放出する薄膜型電 子源アレイと、蛍光面とを有する画像表示装置において、上記上部電極へ給電す る上部バス電極はスパッタ法で形成した薄膜と、スクリーン印刷で形成した厚膜 の積層膜で形成されていることを特徴とする画像表示装置。

【請求項2】

上記電子加速層は、1本の上記下部電極と、2本の上部バス電極に挟まれた空間の直交部に形成され、該上部バス電極の薄膜部の側面の一方は上記上部電極と接続され、反対側の側面は庇構造によって該上部電極を切断していることを特徴とする請求項1記載の画像表示装置。

【請求項3】

上記上部バス電極の薄膜部は2層以上の膜で構成され、配線側面の一部で上記 上部電極と接続するように段々構造を有し、一部では該上部電極を分離するよう に庇構造を有していることを特徴とする請求項1記載の画像表示装置。

【請求項4】

上記上部バス電極はマトリクス駆動する際の走査線として用いられることを特 徴とする請求項1記載の画像表示装置。

【請求項5】

上記上部バス電極は画像表示装置を大気圧から支持するスペーサの電位を与えるスペーサ電極を兼ねていることを特徴とする請求項1記載の画像表示装置。

【請求項6】

上記厚膜はAg電極であることを特徴とする請求項1記載の画像表示装置。

【発明の詳細な説明】

 $[0\ 0\ 0\ 1\]$

【発明の属する技術分野】

本発明は、自発光型フラットパネルディスプレイに係り、薄膜型電子源アレイ を用いた画像表示装置に関する。

[0002]

【従来の技術】

微少で集積可能な冷陰極を利用するディスプレイは、FED(Field Emission Display)と呼称される。冷陰極には、電界放出型電子源とホットエレクトロン型電子源に分類され、前者には、スピント型電子源、表面伝導型電子源、カーボンナノチューブ型電子源等が属し、後者には金属―絶縁体―金属を積層したMIM(Metal-Insulator-Metal)型、金属―絶縁体―半導体を積層したMIS(Metal-Insulator-Semiconductor)型、金属―絶縁体―半導体ー金属型等の薄膜型電子源がある

【特許文献1】

特開平7-65710号公報

【特許文献2】

特開平10-153979号公報

【非特許文献1】

J. Vac. Sci. Techonol. B11 (2) p. 429-432 (1993)

【非特許文献2】

high-efficiency-electro-emission device, Jpn. J. Appl. Phys., vol 36, p L939

【非特許文献3】

Electroluminescence、応用物理 第63巻、第6号、592頁

【非特許文献4】

応用物理 第66巻、第5号、437頁

MIM型については例えば特許文献1、金属―絶縁体―半導体型についてはMOS型(非特許文献1)、金属―絶縁体―半導体-金属型ではHEED型(非特許文献2など に記載)、EL型(非特許文献3などに記載)、ポーラスシリコン型(非特許文献 4などに記載)などが報告されている。

[0003]

MIM型電子源については、例えば特許文献 2 に開示されている。MIM型電子源の構造と動作原理を図2に示す。上部電極13と下部電極11との間に駆動電圧 V_d を印加して、絶縁層12内の電界を $1\sim10$ MV/cm程度にすると、下部電極11中のフェルミ準位近傍の電子はトンネル現象により障壁を透過し、電子加速層である絶縁層12の伝導帯へ注入されホットエレクトロンとなり、上部電極13の伝導帯へ流入する。これらのホットエレクトロンのうち、上部電極13の仕事関数 ϕ 以上のエネルギーをもって上部電極13表面に達したものが真空21中に放出される。

[0004]

【発明が解決しようとする課題】

FEDにおいて画像表示を行う場合、線順次駆動方式と呼ばれる駆動方法が標準的に採用されている。これは、毎秒60枚(フレーム)の静止画を表示する際、各フレームにおける表示を走査線(水平方向)毎に行う方式である。従って同一走査線上にある、信号線の数に対応する冷陰極電子源は全て同時に動作することになる。動作時走査線には、サブピクセルに含まれる冷陰極電子源が消費する電流に、全信号線数をかけた電流が流れる。この走査線電流は、配線抵抗により走査線に沿った電圧降下をもたらすため、冷陰極電子源の均一な動作を妨げることになる。特に大型の表示装置を実現する上で走査線の配線抵抗による電圧降下は大きな問題である。

[0005]

この問題を解決するには、走査線の配線抵抗を低減する必要がある。薄膜型電子源の場合、下部電極、または上部電極に給電する上部バス電極を低抵抗化することが考えられる。しかしながら下部電極を低抵抗化するため厚膜化すると配線の凹凸が激しくなり、電子加速層の品質が低下したり、上部バス電極などが断線しやすくなるなど、信頼性に問題が生じる。そこで上部バス電極を低抵抗化し走査線にする方法が好ましい。

上部バス電極の配線抵抗を下げるには、比抵抗が小さい厚膜材料を用いるのが有効である。例えばスクリーン印刷によって形成するAg電極などが有効である。 さらに上部バス電極には、上部電極を自己整合的に分離する構造、スペーサを設置し、スペーサの帯電を防止し、かつスペーサにかかる大気圧による陰極への機 械的損傷を防止できるスペーサ電極の機能を付加することが望ましい。しかしスクリーン印刷では、上部電極を自己整合的に分離するための複雑な構造を作成することは困難であった。

[0006]

【課題を解決するための手段】

本発明の目的は、上部バス電極をスパッタ法で形成した薄膜と、スクリーン印刷で形成した厚膜の積層膜で形成することにより実現される。具体的には、電子加速層を、1本の下部電極と、2本の上部バス電極に挟まれた空間の直交部に形成し、薄膜配線側面の一部で上部電極と接続するように段々構造を形成し、一部では上部電極を分離するように庇構造を形成し、その上に厚膜を積層することにより実現される。その上部バス電極はマトリクス駆動する際の走査線として用い、かつスペーサ電極を兼ねていることができる。さらに厚膜材料として低抵抗のAgを利用すると配線抵抗を低減できて好ましい。

[0007]

【発明の実施の形態】

【第1の実施例】

上記目的を実現する本発明の第一の実施の形態をMIM電子源を例に図3~10、図1で説明する。

はじめにガラス等の絶縁性の基板10上に下部電極11用の金属膜を成膜する(図3)。下部電極11の材料としてはAIやAI合金を用いる。AIやAI合金を用いたのは、陽極酸化により良質の絶縁膜を形成できるからである。ここでは、Ndを2原子量%ドープしたAI-Nd合金を用いた。成膜には例えば、スパッタリング法を用いる。膜厚は300 nmとした。成膜後はパターニング工程、エッチング工程によりストライプ形状の下部電極11を形成した(図4)。電極幅は画像表示装置のサイズや解像度により異なるが、そのサブピクセルピッチ程度、大体100~200ミクロン程度とする。エッチングは例えば燐酸、酢酸、硝酸の混合水溶液でのウェットエッチングを用いる。この電極は幅の広い簡易なストライプ構造のため、電極のパターニングは安価なプロキシミティ露光や、印刷法などで行うことができる。

次に、電子放出部を制限し、下部電極エッジへの電界集中を防止する保護絶縁層

14と、絶縁層12を形成する。まず下部電極11上の電子放出部となる部分をレジスト膜25でマスクし、その他の部分を選択的に厚く陽極酸化し、保護絶縁層14とする(図5)。化成電圧を100Vとすれば、厚さ約136 nmの保護絶縁層14が形成される。つぎにレジスト膜25を除去し残りの下部電極11の表面を陽極酸化する。例えば化成電圧を6Vとすれば、下部電極11上に厚さ約10 nmの絶縁層12が形成される(図6)。

次に層間膜15と、上部電極13への給電線となる上部バス電極、およびスペーサを配置するためのスペーサ電極となる金属膜を例えばスパッタリング法等で成膜する(図7)。層間膜15としては、例えばシリコン酸化物やシリコン窒化膜、シリコンなどを用いることができる。ここでは、シリコン窒化膜を用い膜厚は100nmとした。この層間膜15は、陽極酸化で形成する保護絶縁層14にピンホールがあった場合、その欠陥を埋め、下部電極11と上部バス電極間の絶縁を保つ役割を果たす。金属膜は積層構造とし、金属膜下層16として例えばAl-Nd合金、金属膜上層17として例えばCr、W、Moなどの各種の金属材料を用いることができる。さらに金属層上層17とし表面に酸化防止のためにAlやCrを被覆したCuを用い、3層膜とすることも可能である。ここでは金属膜下層16にAl-Nd合金、金属膜上層17としてCrを用いた。

続いて、パターニングとエッチング工程により金属膜上層17を、下部電極11とは 直交するストライプ電極の形状に加工する。ストライプ電極は1ピクセル中で1 本形成する(図8)。

続いて、パターニングとエッチング工程により金属膜下層16を、下部電極11とは直交するストライプ電極を1ピクセル中で1本形成する(図9)。その際ストライプ電極の片側では金属膜上層17より張り出させて段々構造とし、後の工程で上部電極との接続を確保するコンタクト部とし、ストライプ電極の反対側では金属膜上層17をマスクとしてアンダーカットを形成し、後の工程で上部電極13を分離する庇を形成する。これにより上部電極13への給電を行う上部バス電極を形成することができる。

続いて層間膜15を加工し、電子放出部を開口する。電子放出部はピクセル内の1本の下部電極11と、下部電極11と直交する2本のストライプ電極に挟まれた空間

の直交部の一部に形成する。エッチングは、例えばCF₄やSF₆を主成分とする用いたドライエッチングによって行うことができる(図10)。

[0008]

次に上部電極13膜の成膜を行う。成膜法は例えばスパッタ成膜を用いる。上部電極13としては例えばIr、Pt , Auの積層膜を用い膜厚は例えば6 nmとした。この時、上部電極13は、隣接するストライプ形状の走査電極の片側で、庇構造により切断される。一方、ストライプ形状の走査電極の反対側では金属膜下層16により断線を起こさずに接続され、層間膜15上を経て、絶縁層12を覆い給電される構造となる(図11)。

[0009]

最後に、上部バス電極上にスクリーン印刷法によりAgペーストを印刷し、厚膜電極18を形成する。Agペーストは10~20mm程度と厚膜化できるため、配線抵抗の低減とスペーサからの圧力を吸収し、さらに導電性のためスペーサの帯電を防止することもできる。厚膜電極18は乾燥後、パネルを封着する際の高温プロセスにより焼成され、低抵抗化とスペーサの接着を行う(図12)。

[0010]

スペーサ30は、陰極基板の厚膜電極18上に配置し、蛍光面基板のブラックマトリクス120の下に隠れるように配置する。下部電極11は信号線回路50へ結線し,厚膜電極18は走査線回路60に結線する。薄膜型電子源では走査線に印加させる電圧は数V~数10Vと、数KVを印加する蛍光面に対し十分低く、スペーサの陰極側に対しほぼ接地電位に近い電位を与えることができる。

$[0\ 0\ 1\ 1]$

【発明の効果】

7/

以上により、上部バス電極を上部電極を自己整合的に分離する構造を持つ薄膜電極と、配線抵抗を下げ、スペーサの圧力を吸収し、スペーサの帯電を防止する厚膜電極の積層膜で形成するこちにより、配線での電圧降下が小さく、かつスペーサの機械的損傷から保護でき、スペーサの帯電を防止できる薄膜型電子源を形成することができる。

【図面の簡単な説明】

【図1】

本発明の薄膜型電子源を用いた表示装置を示す図である。

【図2】

薄膜型電子源の動作原理を示す図である。

【図3】

本発明の薄膜型電子源の製法を示す図である。

【図4】

本発明の薄膜型電子源の製法を示す図である。

【図5】

本発明の薄膜型電子源の製法を示す図である。

【図6】

本発明の薄膜型電子源の製法を示す図である。

【図7】

本発明の薄膜型電子源の製法を示す図である。

【図8】

本発明の薄膜型電子源の製法を示す図である。

【図9】

本発明の薄膜型電子源の製法を示す図である。

【図10】

本発明の薄膜型電子源の製法を示す図である。

【図11】

本発明の薄膜型電子源の製法を示す図である。

【図12】

本発明の薄膜型電子源の製法を示す図である。

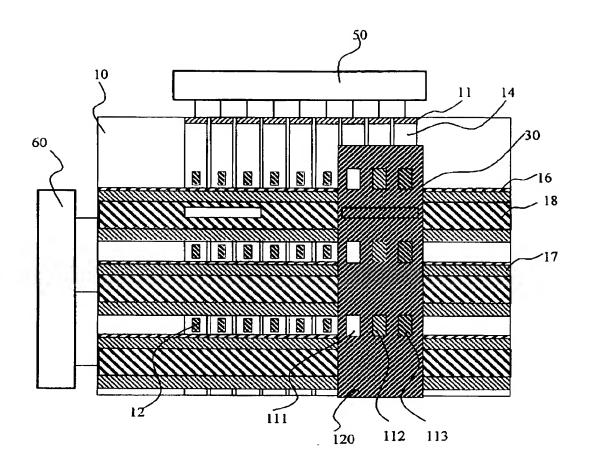
【符号の説明】

- 10・・・基板、11・・・下部電極、12・・・絶縁、13・・・上部電極、14・・
- ・保護絶縁層、15・・・層間膜、16・・・金属膜下層、17・・・金属膜上層、18
- ・・・厚膜電極、21・・・真空、25・・・レジスト膜、30・・・スペーサ、50・
- ・・下部電極駆動回路、 60・・・上部電極駆動回路、 111・・・赤色蛍光体、1
- 12・・・緑色蛍光体、113・・・青色蛍光体、120・・・ブラックマトリクス。

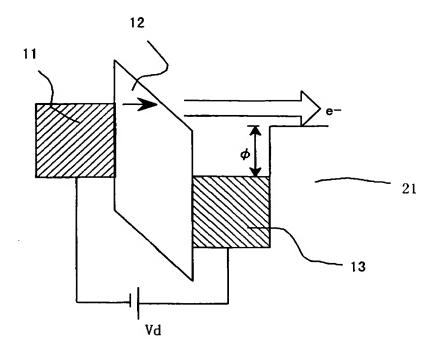
【書類名】

図面

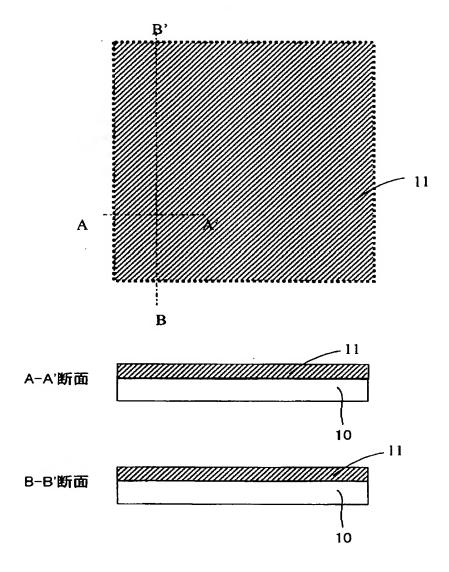
【図1】



【図2】

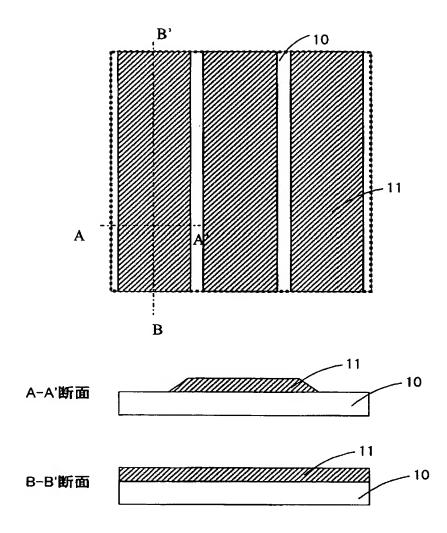


【図3】

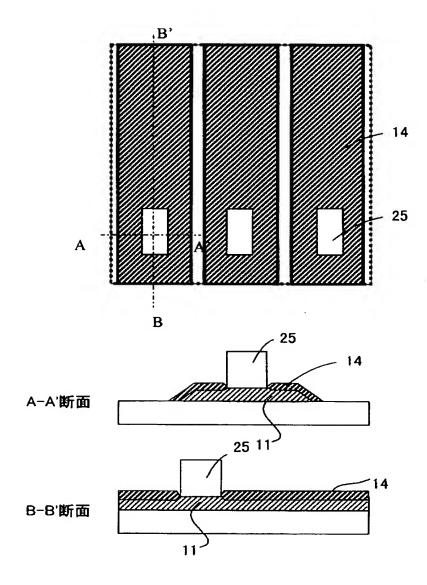


【図4】



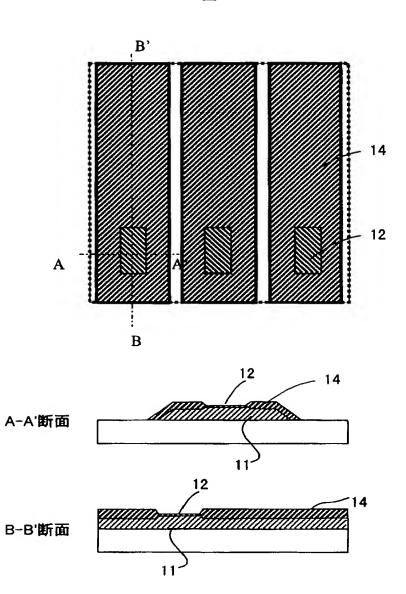


【図5】

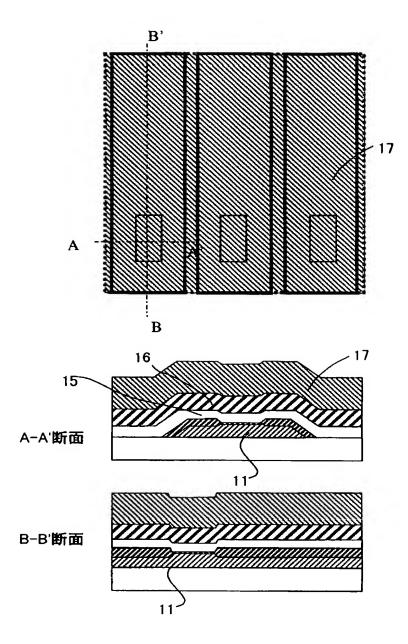


【図6】

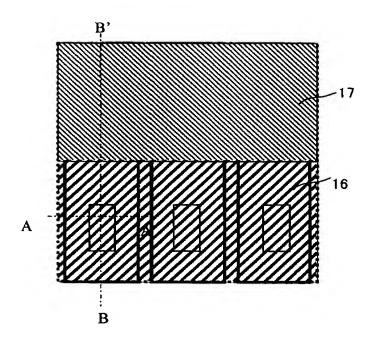


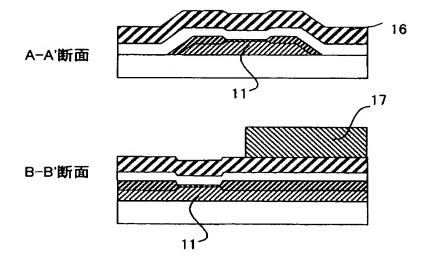


【図7】

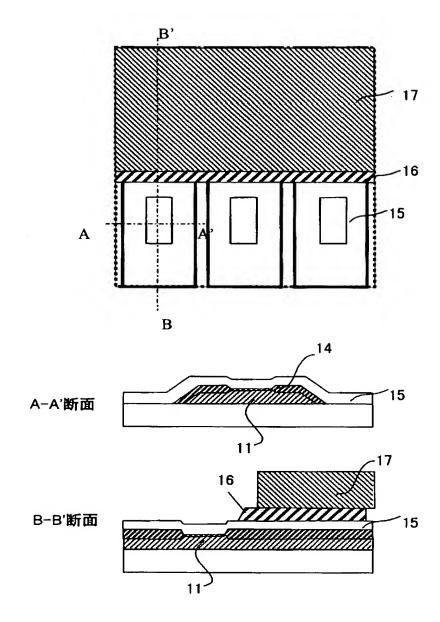


【図8】



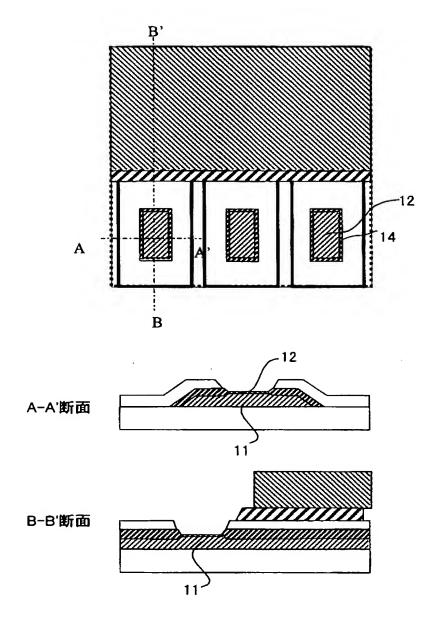


【図9】



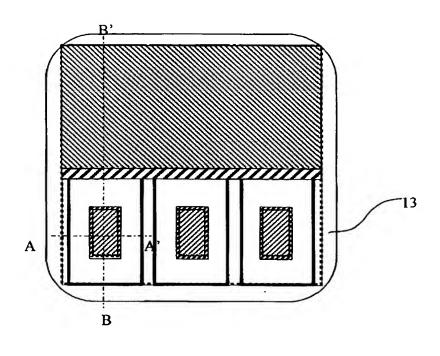
【図10】

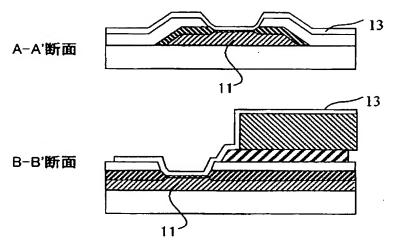
図10



【図11】

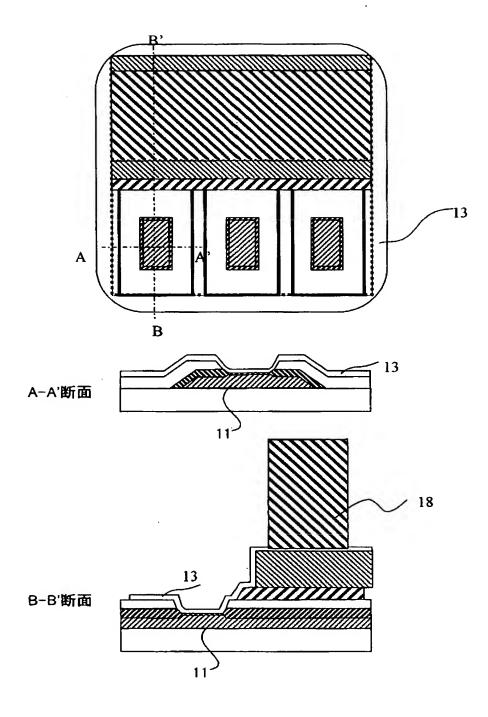
図11





【図12】

図12



【書類名】

要約書

【要約】

【課題】 上部バス電極を低抵抗の厚膜材料で形成し、かつ上部電極の自己整合的な加工ができる電子源構造が必要であった。走査線の電圧降下が小さく、スペーサからのダメージのない薄膜型電子源を用いた画像表示装置を実現する。

【解決手段】 上部バス電極をスパッタ法で形成した薄膜電極とスクリーン印刷 で形成した厚膜電極の積層膜で形成する。

【選択図】 図1

認定・付加情報

特許出願の番号

特願2003-135268

受付番号

5 0 3 0 0 7 9 4 9 8 9

書類名

特許願

担当官

第一担当上席 0090

作成日

平成15年 5月15日

<認定情報・付加情報>

【提出日】

平成15年 5月14日

特願2003-135268

出願人履歷情報

識別番号

[000005108]

1. 変更年月日

1990年 8月31日

[変更理由]

新規登録

住 所

東京都千代田区神田駿河台4丁目6番地

氏 名

株式会社日立製作所